

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 11026433 A

(43) Date of publication of application: 29.01.99

(51) Int. Cl

H01L 21/3065

H05H 1/46

(21) Application number: 09177071

(71) Applicant: MATSUSHITA ELECTRON CORP

(22) Date of filing: 02.07.97

(72) Inventor: HAYASHI SHIGENORI
YAMANAKA MICHNARI
OKUNI MITSUHIRO

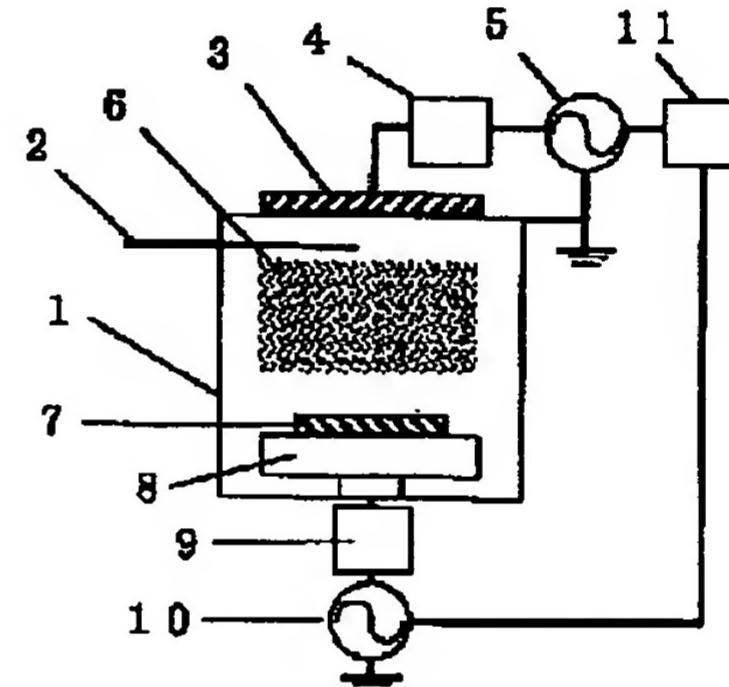
(54) PLASMA-PROCESSING METHOD

(57) Abstract:

PROBLEM TO BE SOLVED: To realize a highly accurate plasma processing, wherein a dissociation reaction in a plasma is suppressed.

SOLUTION: Provided in a plasma-generating chamber 1 a high-density plasma source, e.g. an inductively coupled type plasma source using a multiple spiral coil 3, a power supply 5 is modulated in an on/off manner by a pulse generator 11 for feeding a high-frequency power to the plasma source. Its modulation period is provided within the range of 20-200 μ s and its ON time/modulation period within the range of 0.3-0.7, or controlling its modulation period within the range of 20-200 μ s and varying in time its ON time/modulation period, an etching processing method can be performed at a high speed and with high accuracy.

COPYRIGHT: (C)1999,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-26433

(43)公開日 平成11年(1999)1月29日

(51)Int.Cl.⁶

H 01 L 21/3065
H 05 H 1/46

識別記号

F I

H 01 L 21/302
H 05 H 1/46

A
M

審査請求 未請求 請求項の数6 OL (全6頁)

(21)出願番号 特願平9-177071

(22)出願日 平成9年(1997)7月2日

(71)出願人 000005843

松下電子工業株式会社
大阪府高槻市幸町1番1号

(72)発明者 林 重徳

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72)発明者 山中 通成

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72)発明者 大國 充弘

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

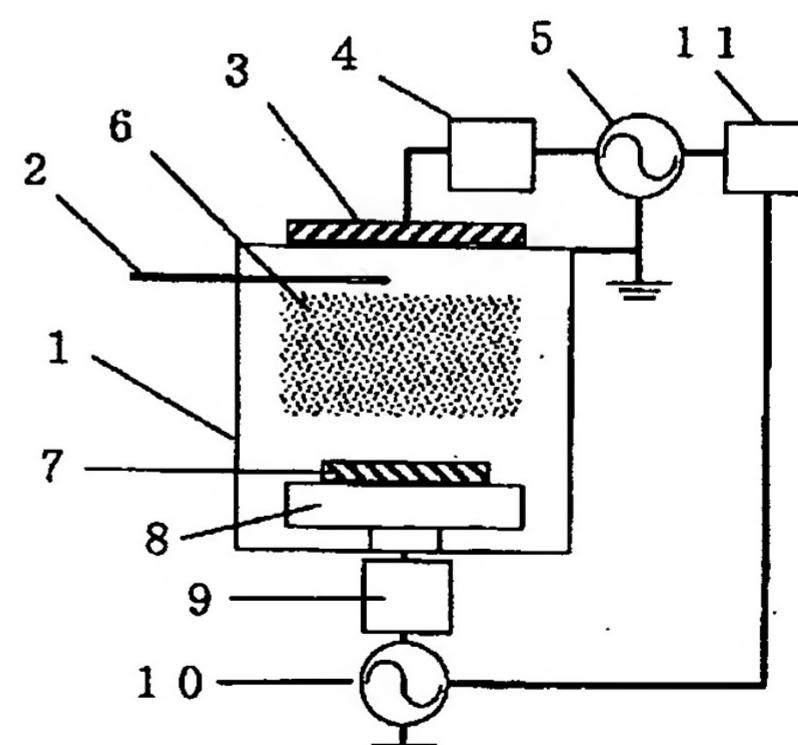
(74)代理人 弁理士 宮井 営夫

(54)【発明の名称】 プラズマ処理方法

(57)【要約】

【課題】 プラズマ中の解離反応を抑制した高精度プラズマ処理を実現する。

【解決手段】 プラズマ生成室1に、高密度プラズマ源、たとえばマルチスパイラルコイル3を用いた誘導結合型プラズマ源を設け、パルス発生器11により電源5をオン／オフ変調して高周波電力を供給する。変調周期を20～200μ秒、オン時間／変調周期を0.3～0.7の範囲で制御することで高精度な、あるいはオン時間／変調周期を時間的に変化させることで高速かつ高精度なエッチング処理方法を行うことが可能となる。



- 1 プラズマ生成室
- 2 ガス導入口
- 3 マルチスパイラルコイル
- 4 マッチング回路
- 5 高周波電源
- 6 プラズマ
- 7 ウエハ
- 8 下部電極
- 9 マッチング回路
- 10 高周波電源
- 11 パルス発生器

【特許請求の範囲】

【請求項1】 真空室に供給された反応ガスを、前記真空室に供給される高周波電力によりプラズマ化し、そのプラズマで前記真空室内の試料を加工するプラズマ処理方法であって、前記高周波電力をオンオフ変調し、前記高周波電力のオンオフ変調周期に対するオン時間の割合を0.1～0.8の範囲とすることを特徴とするプラズマ処理方法。

【請求項2】 高周波電力のオンオフ変調周期に対するオン時間の割合を0.1～0.8の範囲内に代えて、0.3～0.7の範囲内とすることを特徴とする請求項1記載のプラズマ処理方法。

【請求項3】 真空室に供給された反応ガスを、前記真空室に供給される高周波電力によりプラズマ化し、そのプラズマで前記真空室内の試料を加工するプラズマ処理方法であって、前記高周波電力をオンオフ変調し、前記高周波電力のオンオフ変調周期に対するオン時間の割合を時間的に変化させて前記試料を処理することを特徴とするプラズマ処理方法。

【請求項4】 真空室に供給された反応ガスを、前記真空室に供給される高周波電力によりプラズマ化し、そのプラズマで前記真空室内の試料を加工するプラズマ処理方法であって、前記高周波電力をオンオフ変調し、前記高周波電力のオンオフ変調周期に対するオン時間の割合を0.1～0.8の範囲内で時間的に変化させて前記試料を処理することを特徴とするプラズマ処理方法。

【請求項5】 高周波電力のオンオフ変調周期に対するオン時間の割合を0.1～0.8の範囲内に代えて、0.3～0.7の範囲内とすることを特徴とする請求項4記載のプラズマ処理方法。

【請求項6】 高周波電力のオンオフ変調周期を20μ秒～200μ秒とすることを特徴とする請求項1、2、3、4または5記載のプラズマ処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高周波放電を用いたプラズマ処理方法に関するものである。

【0002】

【従来の技術】高周波放電を用いたプラズマ処理方法は、半導体製造方法において、微細加工のためのドライエッティング、薄膜形成のためのスパッタリング、プラズマCVD、イオン注入等、様々なところで用いられている。以下、プラズマ処理方法の適用例として、微細加工に適したドライエッティングについて説明する。ドライエッティング技術として最も広く用いられている反応性イオンエッティング（いわゆる、RIE）は、適当なガスの高周波放電プラズマ中に試料を晒すことによりエッティング反応を起こさせ、試料の表面の不要部分を除去するものである。

【0003】反応性イオンエッティングにおいては、微細

化を促進するためにイオンの方向性を揃えることが必要であるが、そのためにはプラズマ中でのイオンの散乱を減らすことが不可欠である。イオンの方向性を揃えるためには、プラズマ発生装置内の圧力を低くし、イオンの平均自由行程を大きくすることが効果的であるが、プラズマ密度が低下しエッティング速度が低くなるという問題がある。

【0004】その対策として誘導結合型プラズマ装置やヘリコン型プラズマ装置等の高密度プラズマ装置が導入されつつある。高密度プラズマ装置は、従来からある平行平板型RIE装置に比べ10倍～100倍程度高密度のプラズマを発生でき、圧力が1/10から1/100程度低い条件下でも平行平板型RIE装置と同等以上のエッティング速度が得られる。

【0005】

【発明が解決しようとする課題】しかしながら、このようにして改良された従来のプラズマ処理方法においても、エッティング形状の異常、マイクロローディング効果の発生、ゲート絶縁膜の劣化や破壊の発生という問題点があった。これらは、進行する微細化に対して依然プラズマ中の化学反応の制御範囲が狭いこと、さらには高密度プラズマであるが故に、チャージアップが著しい、過度の解離によってラジカル密度が低下するといったことが原因となっている。これらの課題を解決する1つの方法として、従来からパルスプラズマプロセス（例えば、特開平6-267900号公報参照）が提案されている。

【0006】このパルスプラズマプロセスは、プラズマ発生用高周波電力（RF）をパルス状に供給し、高周波電力供給期間にオフ期間を設けることで、プラズマ中の解離反応、基板への電荷蓄積過程を制御することを目的としていたが、その詳細な機構は不明で、課題を十分解決するには至っていない。本発明は、このような課題のうち、特にラジカル密度の制御に注力し、低圧力下でも微細加工性に優れたプラズマ処理方法を課題としている。特に、酸化膜のエッティングにおいては、その選択性を得る上で、エッティング反応や堆積保護膜形成に関与するラジカル種や密度を制御する必要がある。

【0007】したがって、本発明の目的は、ラジカル密度を高精度に制御することができるプラズマ処理方法を提供することである。

【0008】

【課題を解決するための手段】上記課題を解決するためには、パルスプラズマプロセスにおけるパルス変調パラメータにより解離反応を制御し、連続放電のCWプロセスでは実現できない高精度なラジカル密度の制御を実現することに特徴を有している。

【0009】

【発明の実施の形態】本発明の請求項1に記載の発明は、真空室に供給された反応ガスを、真空室に間欠的に

供給される高周波電力によりプラズマ化し、そのプラズマで真空中の試料を加工するプラズマ処理方法であって、高周波電力をオンオフ変調することとし、高周波電力のオンオフ変調周期に対するオン時間の割合（以下、オン時間／変調周期と記す）を0.1～0.8の範囲とすることを特徴とする。

【0010】一般に、供給する高周波電力を増加させることによりプラズマ中の電子密度が増加し、その電子衝撃によって反応ガスの解離反応が進む。この解離反応過程でエッティングに必要なラジカルが生成されるが、高密度プラズマ源の場合、高い高周波電力投入下では、過度の解離反応によって、せっかく生成されたエッティングに必要なラジカルさえも分解されてしまう懸念がある。高いエッティング速度と高い選択比を両立させるには、高いイオン電流密度が得られる高い高周波電力投入下で、必要なラジカル種について高い密度を得る必要がある。

【0011】本発明では、解離反応過程の時間依存性を利用して、高周波電力に対する効果的な時間間隔のオンオフのパルス変調によりCW時には得られない高いラジカル密度を得ることが可能となり、高選択かつ高速のエッティングプロセスが実現される。本発明では、効果的なオン時間ならびにオフ時間、すなわち、オン時間／変調周期（＝デューティ比）を見出している。

【0012】本発明の請求項2記載の発明は、請求項1に記載された発明において、オン時間／変調周期を0.1～0.8の範囲に代えて、0.3～0.7としている。本発明の請求項3に記載の発明は、請求項1に記載された発明に準じて、同一試料を加工する際ににおいて、高周波電力をオンオフ変調することとし、特にオン時間／変調周期を時間的に変化させて処理することを特徴としている。

【0013】請求項1に記載された発明においては、高い選択比を得るために高いラジカル密度を得られる条件が見出されたが、同一試料を加工する処理時間中すべてに必ずしも高い選択比が必要なわけではない。むしろ膜厚比や構造によっては選択比の低くエッティング速度の高い条件で処理する時間を一部設けることが望ましい場合がある。本発明においては、オンオフ変調条件を時間的に変化させることで、低選択高エッティング速度条件下と高選択条件下での連続処理を可能としている。

【0014】請求項4に記載の発明は、請求項1に記載された発明に準じて、同一試料を加工する際ににおいて、高周波電力をオンオフ変調することとし、特にオン時間／変調周期を0.1～0.8の範囲で時間的に変化させて処理することを特徴としている。請求項5記載の発明は、請求項4に記載された発明において、オン時間／変調周期を0.1～0.8の範囲に代えて、0.3～0.7としている。

【0015】請求項6に記載された発明は、請求項1、2、3、4または請求項5に記載された発明に基づいた

プラズマ処理方法が特に有効な高周波電力の変調周期範囲を20～200μ秒と規定している。以下、本発明の実施の形態について、図面を参照しながら説明する。

【第1の実施の形態】図1は本発明の第1の実施の形態におけるプラズマエッティング装置（ドライエッティング装置）の構造を示す模式図である。本装置は、誘導結合方式によるプラズマ生成室1により構成されており、チャンバーは接地されている。ガス導入口2からは、反応性ガス、例えば酸化膜エッティングの場合、CHF₃（50%）/C₄F₈（50%）の混合ガスを、50sccm、5Pa程度に導入する。

【0016】プラズマ生成室1に石英板を隔てて上部に取り付けられたマルチスパイラルコイル3に、マッチング回路4を介してプラズマ生成用高周波電源5より高周波電力を印加することにより、プラズマ6を生成することができる。試料となるウエハ7は、マルチスパイラルコイル3に対向する形で下部電極8上に置かれ、マッチング回路9を介してバイアス用高周波電源10よりバイアス用高周波電力が供給される。パルス発生器11からは、プラズマ生成用高周波電源5とバイアス用高周波電源10にオンオフ変調用パルス信号が送られる構成になっている。

【0017】図2はこのオンオフパルス変調パラメータおよび各種パラメータの時間変化の説明図である。図2(a)はCW時の高周波電力（例えば、13.56MHz）を示すが、この高周波電力は、同図(b)の変調用パルスにより、同図(c)に示すようにオンオフ変調される。変調パラメータとしては、オン時間、オフ時間および変調周期があり、変調周期中のオン時間の割合をデューティ比とする。

【0018】変調周期を10μ秒～1000μ秒とした場合、プラズマのオンオフに応じて電子密度は、図2(d)のように変化するが、プラズマ中のラジカルの寿命は1ms以上と、変調周期よりはるかに長い。したがって、ラジカル密度は、同図(e)に示すように変調周期を通じて一定である。なお、同図(e)中、実線はCF₂ラジカルの密度を示し、破線はCFラジカルの密度を示している。

【0019】図3は本発明の第1の実施の形態におけるCHF₃（50%）/C₄F₈（50%）プラズマ中のCFラジカル、CF₂ラジカルの密度の相対変化を示す特性図である。この図は、瞬時投入パワー1500W、デューティ比は50%で一定、すなわち時間平均投入パワー750Wで一定の下、パルス変調周期によるラジカル密度の相対変化を示している。この図から、CW時に比べ、また、変調周期が短くなるに従いラジカル密度、特に、CF₂ラジカル密度が増大しているのがわかる。

【0020】このラジカル密度の変化は、母ガスからの各ラジカル・原子への多段階の解離反応過程の時間依存性に起因していると考えられる。すなわち、CWの高密

度プラズマにおいては、解離反応が高次まで進みすぎ初段の反応で生成されたCF₂ラジカルがさらに分解され損なわれる傾向にあったが、パルス変調時には解離反応がそのμ秒オーダー時間依存性のために高次の反応過程が抑制され、その結果、CF₂ラジカル密度が相対的に増大したものと考えられる。

【0021】このラジカル密度の増大は、エッチング特性に大きな影響を及ぼす。図4は、図3と同一条件でのパルス変調周期によるCHF₃(50%) / C₄F₈(50%)プラズマ中のBPSGエッチング速度および対Polycrystalline Silicon(ポリシリコン)選択比の変化を示す特性図である。変調周期が短くなるに従い、ラジカル密度、特に、CF₂ラジカル密度が増加し、エッチング速度は低下するものの、対Polycrystalline Silicon選択比は増大している。

【0022】これまで、選択性を決定するパラメータとしてCFラジカル、CF₂ラジカル、およびFの密度あるいは密度比との相関が議論されてきたが、ここでのパルス変調の結果からはCF₂ラジカル密度の存在が重要であることが示唆される。なお、定量的には、20μ秒～200μ秒の変調周期が特に効果的であることがわかる。

【0023】図5は、瞬時投入パワー1500W、パルス変調周期100μ秒一定の下、デューティ比によるCHF₃(50%) / C₄F₈(50%)プラズマ中のCFラジカル、CF₂ラジカルの密度変化を示す特性図である。デューティ比に対するラジカル密度の変化は非常に著しいが、この変化には時間平均投入パワーの変化をも含んでいる。パルスオンオフ変調のみの効果を判別するために、図6に、時間平均投入ICPパワーから見たパルス変調時とCW時のCFラジカル、CF₂ラジカルの密度変化を示す。なお、ICPとは、インダクトリ・カップルド・プラズマ(誘導結合プラズマ)の略号である。

【0024】これらの比較からわかるように、ラジカル密度の増大に効果的なデューティ比域、すなわちCW時に比べ高いラジカル密度が得られるデューティ比域は10～80%であることがわかる。図7は、図5と同一条件でのデューティ比によるCHF₃(50%) / C₄F₈(50%)プラズマ中のBPSGエッチング速度および対Polycrystalline Silicon選択比の変化を示す特性図である。デューティ比変化によりCW時のラジカル密度変化分にパルス変調効果分が加わった形でラジカル密度が変化し、それに対応してエッチング特性が変化している。基本的には、CFラジカル、CF₂ラジカルは、堆積保護膜として作用し、エッチング反応を引き起こすイオンおよびF原子密度とのバランスで、エッチング特性が変化する。すなわち、ラジカル密度の小さい高デューティ比域ではエッチング速度は大きいが選択比が小さく、ラジカル密度の大きい低デューティ比域では膜堆積が起こ

る。高選択な条件はこれらの中間域に存在する。どの領域を使うかは、イオンおよびF原子密度との兼ね合いできまるが、基本的にはCW時よりラジカル密度の大きい、オン時間/周期=0.1～0.8の範囲でオンオフ変調するのが効果的であることがわかる。なお、CW時に対する優位性や実質的な電力の利用効率を考えた場合、実用上特に有効な範囲は、オン時間/周期=0.3～0.7である。

【0025】〔第2の実施の形態〕第1の実施の形態においては、高周波電力のオンオフ変調によりエッチング特性を制御でき、特に選択比を向上させることが可能であることが明らかになったが、実際の試料のエッチングにおいてはすべての処理時間にわたって高い選択比で処理する必要はない。そこで、処理速度を考えた場合、むしろ膜厚比や構造によっては選択比が低くエッチング速度が高い条件で処理する時間を、一部設けることが望ましい場合がある。例えば、図8のオンオフパルス変調パラメータおよび各種パラメータの時間変化に示すように、デューティ比を時間的に変化させて、メインエッチングおよびオーバーエッチングの両工程のうち、オーバーエッチングの工程にのみ高選択な条件を用いることが肝要である。なお、図8において、(a)はパルス変調時のデューティ比の変化を示し、(b)はパルス変調時のラジカル密度の変化を示し、(c)はパルス変調時のエッチング特性および選択比の変化を示している。

【0026】なお、この実施の形態では、オン時間/変調周期を0.1～0.8の範囲で、時間的に変化させることを説明しているが、オン時間/変調周期を0.1～0.8の範囲内に限定する必要はなく、オン時間/変調周期を上記の範囲外の値に変化させてもよい。つまり、この実施の形態は、オン時間/変調周期を時間的に変化させることによりエッチング速度を変更することができるということを説明している。

【0027】〔第3の実施の形態〕第2の実施の形態においては、第1の実施の形態の装置の構成に加えて、オンオフ変調条件を時間的に変化させることで、低選択高エッチング速度条件下と高選択条件下での連続処理を可能としている。この場合において、高周波放電の整合条件を乱さないために変調パラメータのうちオン時間のみ変化させ、変調周期は一定とすることが好ましい。また、プラズマ発生用高周波電源を、基板バイアス用高周波電源と同期させ、かつオン時間/変調周期を時間的に変化させる機能を搭載することにより、高精度なエッチングに条件には好ましい。

【0028】

【発明の効果】以上、説明したように、本発明によれば、オン時間/変調周期=0.1～0.8の範囲でパルス変調を行うことによりラジカル生成密度を制御でき、高精度なエッチングが実現できる。また、オン時間/変調周期を時間的に変化させることで、低選択高エッキン

グ速度条件下と高選択条件下での連続処理が可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のプラズマ処理方法において用いるプラズマエッチング装置の構成を示す模式図である。

【図2】本発明の第1の実施の形態のプラズマ処理方法におけるオンオフパルス変調パラメータおよび各種パラメータの時間変化の説明図である。

【図3】本発明の第1の実施の形態のプラズマ処理方法におけるパルス変調周期によるCH₃(50%) / C₄F₈(50%) プラズマ中のCFラジカル、CF₂ラジカルの密度変化を示す特性図である。

【図4】本発明の第1の実施の形態のプラズマ処理方法におけるパルス変調周期によるCH₃(50%) / C₄F₈(50%) プラズマ中のBPSGエッチング速度および対Poly-Si選択比の変化を示す特性図である。

【図5】本発明の第1の実施の形態のプラズマ処理方法におけるパルス変調デューティ比によるCH₃(50%) / C₄F₈(50%) プラズマ中のCFラジカル、CF₂ラジカルの密度変化を示す特性図である。

【図6】時間平均投入ICPパワーから見た本発明の第1の実施の形態のプラズマ処理方法におけるパルス変調

時とCW時のCH₃(50%) / C₄F₈(50%) プラズマ中のCFラジカル、CF₂ラジカルの密度変化を示す特性図である。

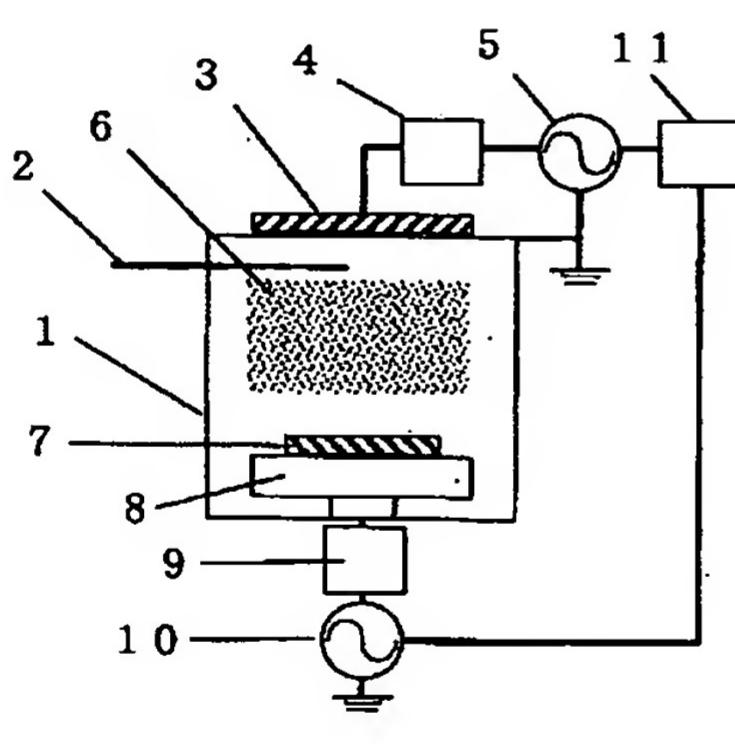
【図7】本発明の第1の実施の形態のプラズマ処理方法におけるパルス変調デューティ比によるCH₃(50%) / C₄F₈(50%) プラズマ中のBPSGエッチング速度および対Poly-Si選択比の変化を示す特性図である。

【図8】本発明の第2の実施の形態のプラズマ処理方法によるオンオフパルス変調パラメータおよび各種パラメータの時間変化の説明図である。

【符号の説明】

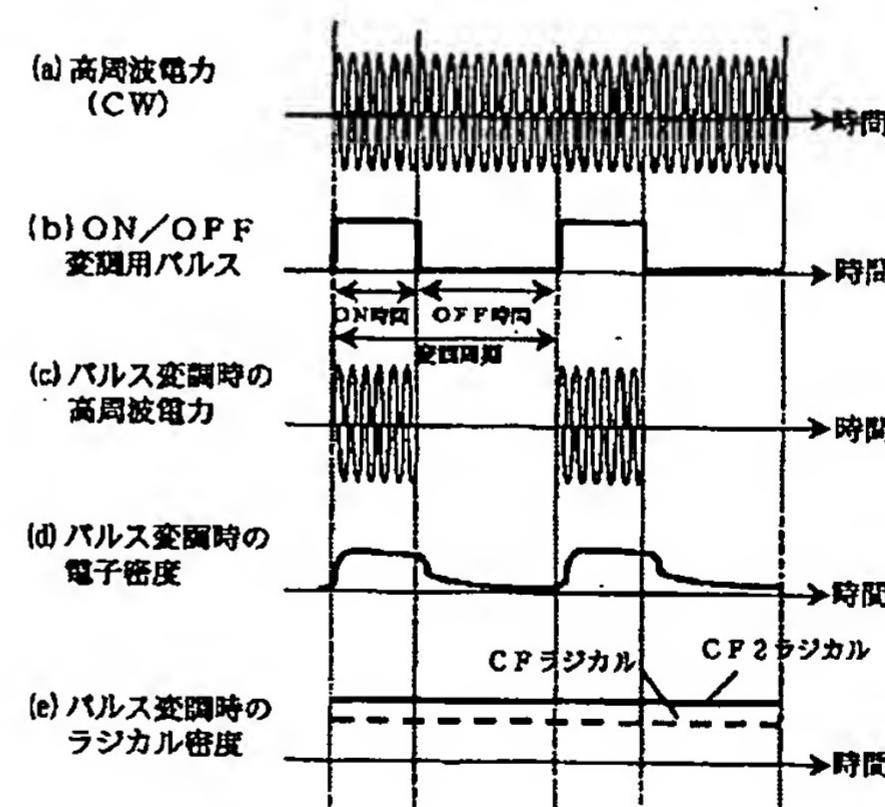
- 1 プラズマ生成室
- 2 ガス導入口
- 3 マルチスパイラルコイル
- 4 マッティング回路
- 5 高周波電源
- 6 プラズマ
- 7 ウエハ
- 8 下部電極
- 9 マッティング回路
- 10 高周波電源
- 11 パルス発生器

【図1】

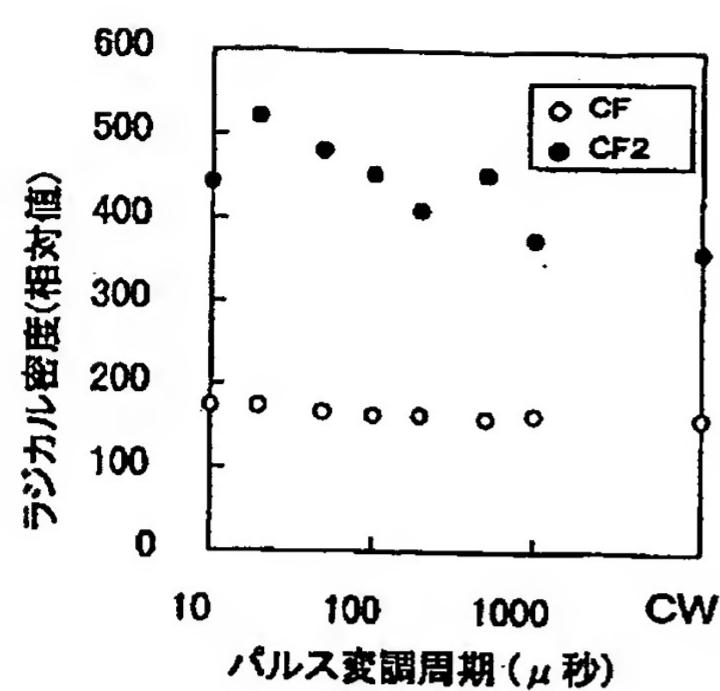


- 1 プラズマ生成室
- 2 ガス導入口
- 3 マルチスパイラルコイル
- 4 マッティング回路
- 5 高周波電源
- 6 プラズマ
- 7 ウエハ
- 8 下部電極
- 9 マッティング回路
- 10 高周波電源
- 11 パルス発生器

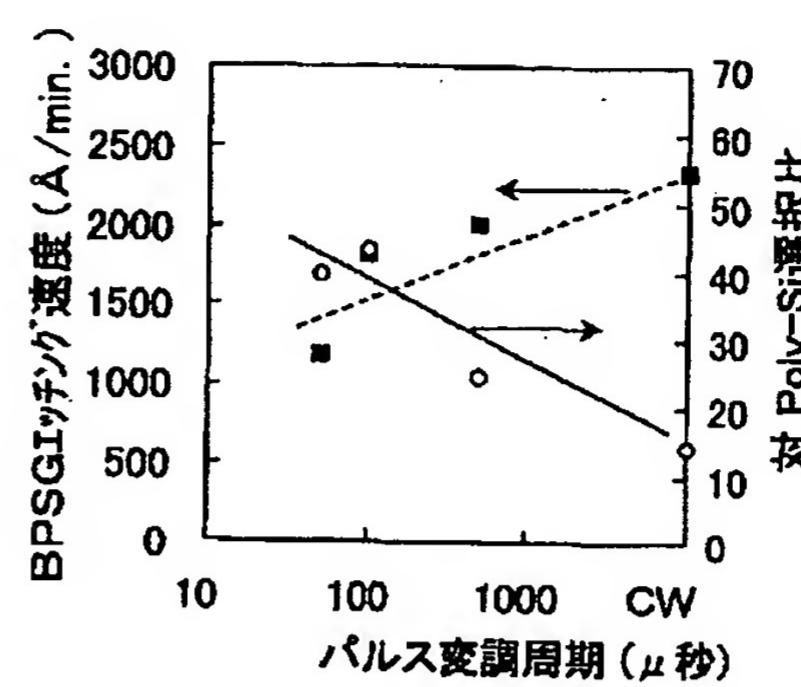
【図2】



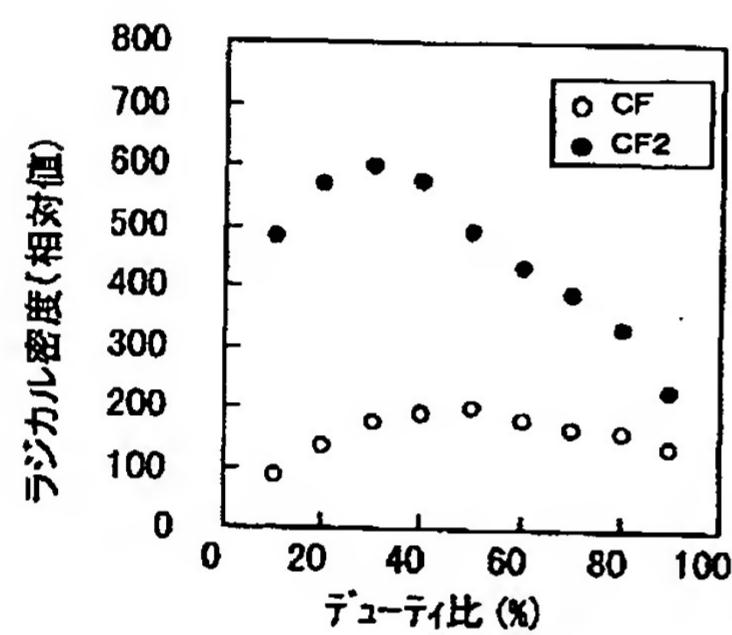
【図3】



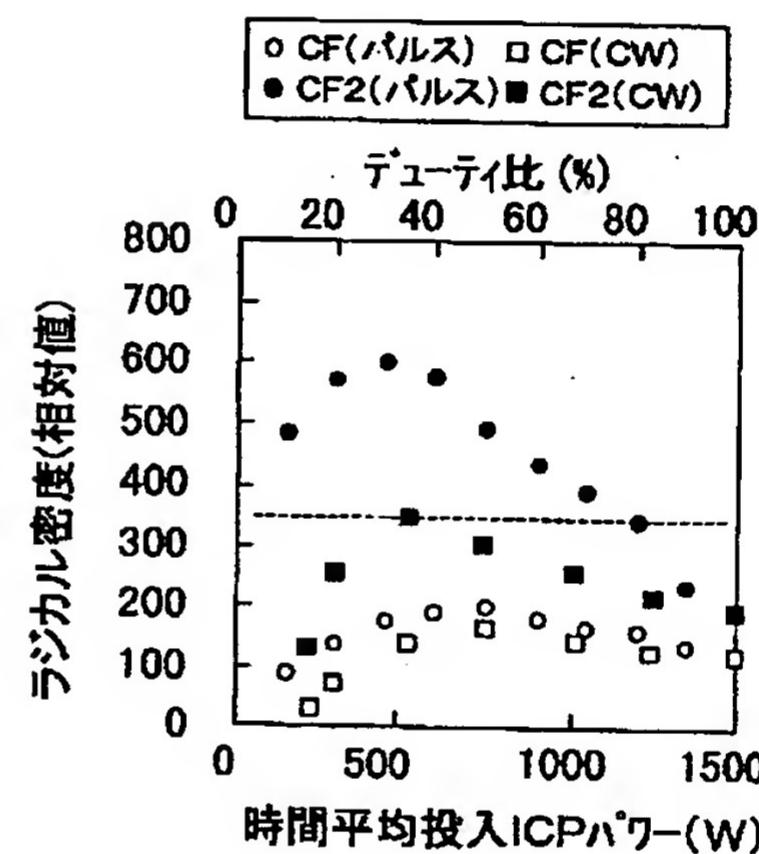
【図4】



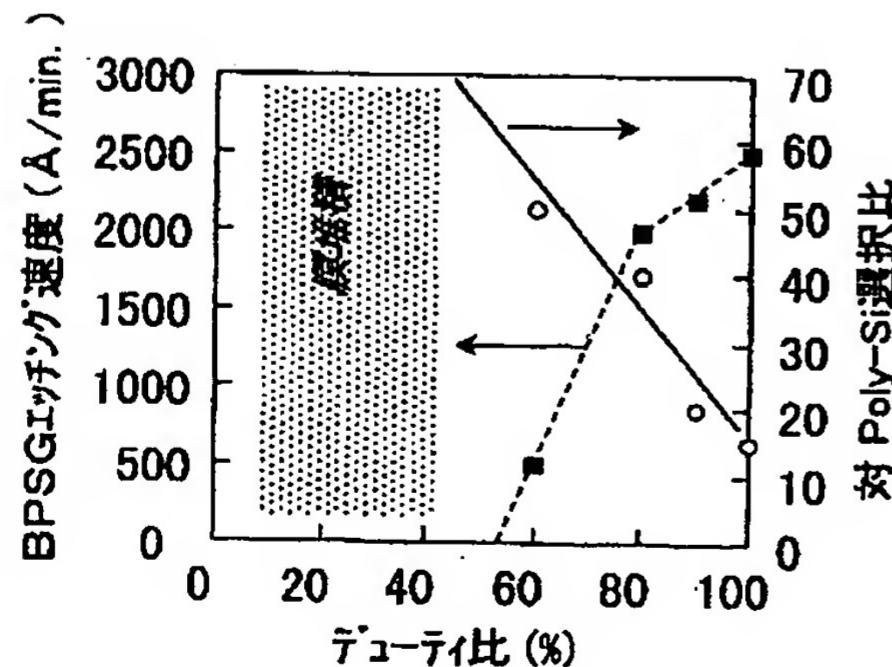
【図5】



【図6】



【図7】



【図8】

